

BUKU AJAR

SISTEM DIGITAL

**Untuk Mahasiswa Fisika
Dan Program Studi Sebidang**

MARHAPOSAN SITUMORANG

KATA PENGANTAR

Ucapan syukur dan terima kasih pada Tuhan Yang Maha Kuasa yang telah memberi Penulis Kesehatan dan bimbinganNya sehingga penulisan Buku Ajar Sistem Digital ini dapat diselesaikan dengan baik

Ada tujuh Bab materi yang diutarakan secara berkesinambungan dalam buku ini, yang sudah mencakup dasar pengetahuan untuk mengerti dasar rangkaian digital. Adapun ketujuh Bab antara lain: Sistem bilangan dan kode, Gerbang logika dasar, Ekspresi Boole dan metode penyederhanaan, Sistem digital kombinasional, Rangkaian logika berurutan, Pencacah biner dan Register geser.

Buku ini selain digunakan oleh mahasiswa Ilmu Fisika, dapat juga digunakan untuk program studi lain seperti: Ilmu Komputer, Teknik Komputer, Teknologi Informasi, Teknik Elektro yang mengambil Mata Kuliah Rangkaian Digital. Diharapkan dengan menggunakan Buku Ajar ini mahasiswa dapat memahami konsep tentang digital dan aplikasinya untuk dapat melakukan analisis dasar dan rancangan rangkaian digital yang terus berkembang dalam era digital sekarang ini.

Penulis mengucapkan terima kasih atas perhatian dan bantuan yang telah diterima, khususnya bagi rekan sejawat Dr. Bisman Peranginangin M Eng.Sc. atas kontribusi yang telah diberikan diucapkan terima kasih.

Penulis sadar bahwa buku ini masih adanya kekurangan dibandingkan dengan Buku Teks Standar lainnya. Untuk itu diharapkan masukan-masukan untuk menjadi perbaikan pada buku ini.

Medan Pebruari 2023

Penulis

DAFTAR ISI

Halaman Judul	i
Kata Pengantar	ii
Daftar Isi	iii
Daftar Tabel	v
Daftar Gambar	vi
Kompetensi Dasar I, Tujuan Pembelajaran I dan Garis Besar Materi I.....	1
BAB I. SISTEM BILANGAN DAN KODE	
A. Bilangan Desimal dan Biner.	2
B. Bilangan Heksadesimal dan Biner.	3
C. Bilangan Desimal Terode Biner.....	6
D. Kode ASCII.....	7
Kompetensi Dasar II, Tujuan Pembelajaran II dan Garis Besar Materi II.....	10
BAB II. GERBANG LOGIKA DASAR.	11
A. Gerbang Logika Dasar OR, AND dan NOT.....	11
B. Hukum Dasar Igentitas Boole	15
C. Rangkaian Exclusive OR	16
D. Exclusive OR dan Paritas (parity).....	20
Kompetensi Dasar III, Tujuan Pembelajaran III dan Garis Besar Materi III.....	25
BAB III. EKSPRESI BOOLE DAN METODE PENYEDERHANAAN	26
A. Identitas Boole	26
B. Sum of Prodct (SOP) dan Product of Sum (POS)	28
C. Rancangan SOP Sistem Keamanan Mobil Sport.	31
D. Peta Karnaugh.....	34
Kompetensi Dasar IV, Tujuan Pembelajaran IV dan Garis Besar Materi IV	45
BAB IV. SISTEM DIGITAL KOMBINASIONAL	46
A. Gerbang IC Digital Standar.....	46
B. Bilangan Biner: Penjumlahan dan Pengurangan.....	47
C. Rangkaian Penjumlah Bilangan Biner.	52
D. Penjumlah MSI.	56
E. Komparator Digital.....	58

Kompetensi Dasar V, Tujuan Pembelajaran V dan Garis Besar Materi V	61
BAB V. RANGKAIAN LOGIKA BERURUTAN.	63
A. Bistabil (Flip-Flop RS).....	63
B. Flip-Flop RS Bergerbang.	65
C. Flip-Flop D.....	66
D. Flip-Flop J-K.....	68
E. Flip-Flop T (Toggle).....	71
F. Multivibrator Monostabil.....	71
G. Multivibrator Astabil.....	73
H. Pewaktu IC 555.....	74
Kompetensi Dasar VI, Tujuan Pembelajaran VI dan Garis Besar Materi VI.....	80
BAB VI. PENCACAH BINER.....	81
A. Pencacah Biner Asinkron dan Sinkron.	81
B. Pencacah Biner Bermodulo.....	84
C. Pencacah Dekade.....	86
D. Integrated Circuit MSI 7490.	88
E. Dekoder BCD ke Peraga 7 Segmen.....	89
Kompetensi Dasar VII, Tujuan Pembelajaran VII dan Garis Besar Materi VII.....	94
BAB VII. REGISTER GESER.....	95
A. Register Geser Serial-In Serial-Out (SISO).	95
B. Register Geser Gabungan SISO,SIPO,PISO dan PIPO.	97
C. Register Geser SISO,SIPO,PISO dan PIPO Dalam Bentuk IC.....	98
D. Penjumlah Serial.	100
E. Penjumlah Paralel.	104
DAFTAR PUSTAKA	106

DAFTAR TABEL

Tabel 1	Kesetaraan bilangan biner, decimal dan keksadesimal.....	4
Tabel 2	Sistem bilangan dan konversi	7
Tabel 3	Kode ASCII	8
Tabel 4	Tabel kebenaran gerbang OR	11
Tabel 5	Tabel kebenaran gerbang AND	12
Tabel 6	Tabel kebenaran gerbang NOT	13
Tabel 7	Tabel kebenaran rangkaian rangkaian logika Gambar 5	14
Tabel 8	Tabel kebenaran Exclusive OR.....	17
Tabel 9	Tabel kebenaran Exclusive OR 4 masukan	20
Tabel 10	Tabel kebenaran 3 masukan untuk SOP	29
Tabel 11	Tabel kebenaran yang dikomplemenkan untuk POS	30
Tabel 12	Tabel kebenaran untuk mendapatkan SOP	31
Tabel 13	Tabel kebenaran keamanan mobil sport	33
Tabel 14	Tabel kebenaran Peta Karnaugh 3 masukan	34
Tabel 15	Tabel kebenaran 4 variabel masukan.....	36
Tabel 16	Tabel kebenaran penjumlah setengah	52
Tabel 17	Tabel kebenaran penjumlah penuh	52
Tabel 18	Tabel kebenaran penjumlah penuh setelah dikomplemenkan	54
Tabel 19	Tabel kebenaran flip-flop RS dengan gerbang NAND.....	64
Tabel 20	Tabel kebenaran flip-flop RS dengan gerbang NOR.....	65
Tabel 21	Tabel kebenaran flip-flop RSbergerbang.....	67
Tabel 22	Tabel kebenaran flip-flop D.....	68
Tabel 23	Tabel kebenaran pencacah biner 4 bit.....	81
.....
Tabel 24	Tabel kebenaran pencacah modulo 12.....	84
Tabel 25	Tabel kebenaran pencacah decade	87
Tabel 26	Isi register 4 bit SISO untuk 4 siklus clock	96

DAFTAR GAMBAR

Gambar 1. Simbol gerbang OR.....	11
Gambar 2 Simbol gerbang AND.....	12
Gambar 3 Simbol gerbang NOT	13
Gambar 4 Rangkaian 2 masukan dan 3 gerbang logika.....	13
Gambar 5 Rangkaian 4 masukan dan 3 gerbang logika.....	14
Gambar 6 Simbol rangkaian Exclusive OR	15
Gambar 7 Rangkaian logika persamaan $Y=(A + B)(AB)$	17
Gambar 8 Rangkaian logika persamaan $Y=AB + BA$	18
Gambar 9 Rangkaian logika persamaan $Y= AB + AB$	18
Gambar 10 Rangkaian logika persamaan $Y= (A + B)(A + B)$	19
Gambar 11 Rangkaian logika Exclusive OR 4 masukan	20
Gambar 12 Uji paritas ganjil.....	21
Gambar 13 Generator word paritas ganjil.....	22
Gambar 14 Rangkaian logika POS dari Tabel 11	30
Gambar 15 Rangkaian logika SOP dari Tabel 12.....	31
Gambar 16 Posisi 3 masukan ABC dan letak Y didalam petak.....	35
Gambar 17 Peta Karnaugh 3 variabel masukan.....	35
Gambar 18 Peta Karnaugh 4 variabel masukan.....	37
Gambar 19 Tripple NAND	46
Gambar 20 Gerbang AOI dua lipat dua lebar dua masukan	47
Gambar 21 Rangkaian logika penjumlah setengah.....	52
Gambar 22 Suatu penjumlah bit untuk digit (2^n)	53
Gambar 23 Suatu penjumlah 4 bit paralel	53
Gambar 24 Diagram blok penjumlah penuh sampai tingkat ke n.....	56
Gambar 25 Rentetan pulsa penambahan dan pengurangan bilangan biner	57
Gambar 26 Komparator digital 1 bit.....	59
Gambar 27a. Rangkaian flip-flop RS dengan gerbang NAND.....	63
b. Lambang flip-flop RS dengan gerbang NAND	63
Gambar 28 Flip-flop RS dengan gerbang NOR.....	64
Gambar 29 a. Flip-flop RS bergerbang.....	65
b. Lambang flip-flop RS bergerbang	65

Gambar 30 Diagram waktu flip-flop RS bergerbang.....	66
Gambar 31a. Rangkaian flip-flop D.....	67
b. Lambang flip-flop D	68
Gambar 32 Diaagram waktu flip-flop D.....	68
Gambar 33 a. Rangkaian flip-flop J-K b. Lambang flip-flop J-K	68
Gambar 34 Transisi negatif dan transisi positif pulsa clock	69
Gambar 35 a. Flip-flop D peka transisi pulsa clock negative	69
b. flip-flop J-K peka transisi pulsa clock negative.....	69
Gambar 36 a. Flip-flop T	71
b. Flip-flop T dirakit dari flip-flop J-K	71
c. Flip-flop T dirakit dari flip-flop D	71
Gambar 37 Diagram waktu flip-flop T	71
Gambar 38 a. Rangkaian multivibrator monostabil	72
b. Bentuk gelombang	72
Gambar 39 Multivibrator monostabil dari IC 74121	72
Gambar 40 a. Rangkaian multivibrator dari gerbang NOT	73
b. Bentuk gelombang keluaran	73
Gambar 41 a. Multivibrator astabil dibuat dari gerbang NAND	74
b. Multivibrator astabil dibuat dari gerbang NOR.....	74
Gambar 42 A. Diagram blok IC 555.....	74
b. Hubungan Pin pada IC 555	75
Gambar 43 Pewaktu 555 sebagai monostabil	75
Gambar 44 Bentuk gelombang keluaran monostabil.....	76
Gambar 45 a. Rangkaian pewaktu 555 untuk multivibrator astabil.....	76
b. Bentuk gelombang keluaran	76
Gambar 46 Astabil dengan duty cycle 50 %	77
Gambar 47 Rangkaian pencacah biner 4 bit	81
Gambar 48 Diagram kondisi Q_1, Q_2, Q_3 dan Q_4 untuk setiap pulsa clock	82
Gambar 49 Pencacah biner 4 bit dibangun dari flip-flop D.....	83
Gambar 50 Pencacah turun 4 bit.....	83
Gambar 51 Pencacah sinkron 3 bit	85
Gambar 52 Rangkaian pencacah modulo 12	85
Gambar 53 Diagram waktu untuk pencacah modulo 12.....	85

Gambar 54 Rangkaian pencacah decade.....	87
Gambar 55 Pencacah decade dengan flip-flop J-K dan gerbang AND	88
Gambar 56 Simbol logika IC 7490	88
Gambar 57 Diagram fungsional IC 7490.....	88
Gambar 58 Pin dari kaki IC 7490	89
Gambar 59 a. Tampilan 7 segmen	89
b. Rangkaian anoda Bersama	89
c. Rangkaian katoda Bersama	89
Gambar 60 Diagram Pin IC 7447	90
Gambar 61 Hubungan Pin pada IC 7447	90
Gambar 62 Pencacah decade dengan tampilan 7 segmen.....	91
Gambar 63 a. Rangkaian register geser seral-in serial -out (SISO).....	95
b. Diagram waktu register geser SISO.....	95
Gambar 64 Rangkaian register geser SISO dari flip-flop D	97
Gambar 65 Rangkaian register geser SISO dar flip-flop J-K	97
Gambar 66 Rangkaian register geser sebagai SISO,SIPO,PISO dan PIPO.....	98
Gambar 67 IC 74LS574 sebagai register geser PIPO	99
Gambar 68 IC 74 LS1642 sebagai register geser SIPO	99
Gambar 69 IC 74LS165 sebagai register geser PISO	99
Gambar 70 Diagram blok penjumlah serial	100
Gambar 71 Data awal pada register geser A,B dam C	101
Gambar 72 Rangkaian penjumlah parallel.....	104

Kompetensi Dasar I

Mahasiswa dapat menjelaskan sistem bilangan Desimal, Biner, Oktal dan Heksadesimal beserta bobot dari sistem bilangan berdasarkan posisinya.

Tujuan Pembelajaran I

Mahasiswa diharapkan dapat:

1. Mengetahui bentuk sistem bilangan desimal, biner ,oktal dan heksadesimal.
2. Mengetahui bobot masing masing bilangan berdasarkan posisinya.
3. Mengubah bilangan dari satu sistem ke sistem lainnya.
4. Memahami kode bilangan Heksa, BCD dan ASCII

Garis Besar Materi I

Pada bagian awal perkuliahan ini, diharapkan mahasiswa dapat mengetahui beberapa sistem bilangan yaitu bagaimana caranya data disajikan dalam beberapa sistem bilangan, sebelum diproses oleh sistem digital termasuk komputer digital. Pembahasan materi ditekankan pada beberapa sistem bilangan yang berbeda dan yang dapat dikonversi satu sama lainnya. Diskusi juga diarahkan membahas sistem bilangan dan kode yang umum digunakan pada sistem digital seperti biner, heksadesimal, desimal dan oktal.

BAB I

SISTEM BILANGAN DAN KODE

A. Bilangan Desimal dan Biner.

Bilangan desimal terdiri atas 0,1,2,3,4,5,6,7,8,9. Setiap posisi digit dari bilangan desimal mempunyai bobot satuan (digit 0), puluhan (digit 1), ratusan (digit 2), ribuan (digit 3), dst. Misalnya bilangan desimal 57034 adalah penjumlahan digit-digit setelah dikalikan dengan bobot masing-masing digit sbb :

$$\begin{aligned} &= 5 \times 10^4 (\text{digit } 4) + 7 \times 10^3 (\text{digit } 3) + 0 \times 10^2 (\text{digit } 2) + 3 \times 10^1 (\text{digit } 1) + 4 \times 10^0 \\ &\quad (\text{digit } 0) \\ &= 50.000 + 7000 + 0 + 30 + 4 \\ &= 5734. \end{aligned}$$

1. Bilangan biner dan konversi ke desimal

Bilangan biner terdiri atas bilangan 1 dan 0 (dua keadaan). Bila bilangan biner dituliskan sbb: 101101 maka digit paling kanan ujung disebut digit 0, kemudian digit kedua arah kiri disebut dengan digit 1, kemudian digit 2 dan seterusnya. Setiap posisi digit dari bilangan biner mempunyai bobot yaitu 2^0 (paling kanan), 2^1 (kedua arah kekiri), 2^2 , 2^3 , 2^4 dan seterusnya arah kiri. Penjumlahan bobot digit biner ini menunjukkan nilai desimal yang sesuai dengan bilangan biner tersebut. Misalnya bilangan biner 11001 setelah diperkalikan dengan bobotnya akan menjadi nilai desimal 25, seperti ditunjukkan berikut ini.

$$\begin{aligned} &= 1 \times 2^4 (\text{digit } 4) + 1 \times 2^3 (\text{digit } 3) + 0 \times 2^2 (\text{digit } 2) + 0 \times 2^1 (\text{digit } 1) + 1 \times 2^0 (\text{digit } 0) \\ &= 16 + 8 + 0 + 0 + 1 \\ &= 25. \end{aligned}$$

Cara cepat untuk mengubah bilangan biner menjadi bilangan desimal adalah dengan cara menuliskan bobot bilangan biner dibawahnya sebagai urutan 1, 2, 4, 8, 16, 32, 64, 126 kearah kiri kemudian dijumlahkan yang ditunjukkan berikut ini :

$$\begin{array}{cccccc} 1 & 1 & 0 & 0 & 1 & \\ 16 & 8 & 0 & 0 & 1 & = 25 \end{array}$$

2. Konversi desimal ke biner

Misalnya : Bilangan desimal 14 hendak ditukar menjadi bilangan biner, maka langkah yang harus dilakukan adalah sebagai berikut :

a. Bagi 14 dengan angka 2 ; hasilnya 7 dengan sisa 0

$$2 \overline{)14} \text{ sisa } 0$$

b. Bagi 7 dengan angka 2 ; hasilnya 3 dengan sisa 1.

$$2 \overline{)7} \text{ sisa } 1$$

$$2 \overline{)7} \text{ sisa } 1$$

c. Bagi 3 dengan angka 2 ; hasilnya 1 dengan sisa 1

$$2 \overline{)3} \text{ sisa } 1$$

$$2 \overline{)7} \text{ sisa } 1$$

$$2 \overline{)14}$$

d. Bagi 1 dengan angka 2 ; hasilnya 0 dengan sisa 1.

$$2 \overline{)1} \text{ sisa } 1$$

$$2 \overline{)3} \text{ sisa } 1 \quad \downarrow \text{ dibaca dari atas kebawah}$$

$$2 \overline{)7} \text{ sisa } 1$$

$$2 \overline{)14} \text{ sisa } 0$$

Untuk membaca bilangan binernya, maka sisa pembagian dibaca dari atas kebawah yaitu : 1 1 1 0 dan kalau dikonversi ke desimal adalah $8 + 4 + 2 + 0 \rightarrow 14$

B. Bilangan heksadesimal, desimal dan Biner.

1. Bilangan Heksadesimal

Heksadesimal artinya 16 yaitu digit bilangannya berjumlah 16 yaitu : 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, A, B, C, D, E, F. Bilangan heksadesimal adalah susunan dari digit digit yang 16 tersebut; misalnya : 8A5, 4CF7 dan EC58.

Berikut ini akan diberikan pada Tabel 1 yang menunjukkan kesetaraan bilangan heksadesimal, biner dan desimal seperti :

Tabel 1. Kesetaraan bilangan biner, desimal dan heksadesimal

Heksadesimal	Biner	Desimal
0	0 0 0 0	0
1	0 0 0 1	1
2	0 0 1 0	2
3	0 0 1 1	3
4	0 1 0 0	4
5	0 1 0 1	5
6	0 1 1 0	6
7	0 1 1 1	7
8	1 0 0 0	8
9	1 0 0 1	9
A	1 0 1 0	10
B	1 0 1 1	11
C	1 1 0 0	12
D	1 1 0 1	13
E	1 1 1 0	14
F	1 1 1 1	15

2. Konversi heksadesimal ke biner

Untuk mengkonversi bilangan heksadesimal ke hilangan biner, maka setiap digit bilangan heksadesimal ditukar menjadi 4 bit bilangan biner sperti yang tertulis pada Tabel 1. Misalnya bilangan heksadesimal 9AF dikonversi ke bilangan biner sbb :

9	A	F
↓	↓	↓
1001	1010	1111

Konversi biner ke heksadesimal adalah kebalikan proses tersebut diatas

3. Konversi heksadesimal ke desimal

Didalam mengkonversi ada beberapa cara antara lain:

- a) Heksadesimal ke biner kemudian ke desimal

Suatu cara mengkonversi bilangan heksadesimal ke bilangan desimal adalah 2 tingkat yaitu dengan cara mengkonversikan pertama ke biner kemudian ke desimal misalnya:

Bilangan heksadesimal 3C akan dikonversi ke desimal

1. Konversikan ke biner

3	C
↓	↓
0011	1100

2. Konversikan 0011 1100 ke desimal secara cepat

0 0 32 16 8 4 0 0 → 60

Jadi bilangan heksadesimal 3C ekuivalen dengan bilangan desimal 60

b) Metode posisi, notasi

Masing-masing posisi digit dari suatu kumpulan bilangan heksadesimal mempunyai bobot mulai dari yang paling kanan bobotnya = 16^0 , kemudian kedua ke arah kiri bobotnya = 16^1 , ketiga bobotnya = 16^2dst.

Misalnya bilangan heksadesimal F8E6 akan ditukar menjadi bilangan desimal, maka bilangan heksa F dikalikan dengan bobotnya, ditambah bilangan heksa 8 dikalikan dengan bobotnya, demikian seterusnya. Bilangan heksa setelah 9 yaitu bilangan Heksa A s/d F ditukar menjadi 10 s/d 15; jadi F = 15, E = 14 dst A = 10, sehingga F8E6 ditukar ke desimal menjadi :

$$\begin{aligned}
 &= F \times 16^3 + 8 \times 16^2 + E \times 16^1 + 6 \times 16^0 \\
 &= 15 \times 16^3 + 8 \times 16^2 + 14 \times 16 + 6 \\
 &= 61.440 + 2048 + 224 + 6 \\
 &= 63.718
 \end{aligned}$$

Atau dapat dituliskan $F8E6_{16} = 63718_{10}$

↓	↓
Base atau radix	Base atau radix

Base atau radix adalah yang menyatakan sistem bilangan dengan jumlah digit yang dipunyai oleh sistem tersebut. Karena sistem heksadesimal mempunyai 16 jumlah digit (dari 0 s/d F) maka base atau radix nya adalah 16; desimal base nya 10.

4. Konversi bilangan desimal ke heksadesimal

Salah satu cara adalah dengan mengubah bilangan desimal ke biner, kemudian bilangan biner diubah ke heksadesimal. Metode lainnya adalah dengan membagi bilangan desimal berturut-turut dengan 16 dan setiap sisa pembagiannya dalam desimal ditukar menjadi bilangan heksadesimal. Misalnya bilangan desimal 2479 ditukar menjadi bilangan heksadesimal seperti :

a). Bilangan 2479 dibagi 16 hasilnya 154 sisa = $15_{10} = F_{16}$

$$\begin{array}{r} 16 \overline{) 2479} \\ \underline{154} \\ \text{sisa } 15 = F \end{array}$$

b). Bilangan 154 dibagi 16 hasilnya 9 dengan sisa = $10_{10} = A_{16}$

$$\begin{array}{r} 16 \overline{) 154} \\ \underline{144} \\ \text{sisa } 10 = A \\ \text{sisa } 15 = F \end{array}$$

$$16 \overline{) 2479}$$

c). akhirnya 9 (lebih kecil dari 16) dibagi 16 hasilnya 0 dengan sisa $9_{10} = 9_{16}$

$$\begin{array}{r} 16 \overline{) 9} \\ \underline{0} \\ \text{sisa } 9 \\ \text{sisa } A \end{array} \quad \downarrow \text{ dibaca dari atas kebawah}$$

$$\begin{array}{r} 16 \overline{) 154} \\ \underline{154} \\ \text{sisa } F \end{array}$$

$$16 \overline{) 2479}$$

Bilangan heksadesimal yang dikonversi adalah 9 A F yang kalau ditukar ke bilangan desimal kembali akan memberikan hasil yang sama dengan bilangan desimal asal sbb :

$$\begin{aligned} &= 9 \times 16^2 + 10 \times 16^1 + 15 \times 16^0 \\ &= 2304 + 160 + 15 \\ &= 2479 \end{aligned}$$

C. Bilangan desimal terkode biner (BCD)

Pada Tabel 1 terlihat bahwa bilangan desimal 0, 1, 2, 3, 4, 5, 6, 7, 8, 9 dapat dikodekan dengan bilangan biner 0000, 0001, 0010, 0011, 0100, 0101, 0110, 0111, 1000, 1001. Misalnya bilangan desimal 2945 dapat dikonversi ke bilangan BCD sbb :

2	9	4	5
↓	↓	↓	↓
0010	1001	0100	0101

Berikut ini akan dihimpun pada Tabel 2 sistem bilangan desimal, heksadesimal; biner dan BCD untuk dapat dilihat konversinya

Tabel 2. Sistem Bilangan dan konversi

Desimal	Heksadesimal	Biner	BCD
0	0	0000 0000	0000 0000 0000
1	1	0000 0001	0000 0000 0001
2	2	0000 0010	0000 0000 0010
3	3	0000 0011	0000 0000 0011
4	4	0000 0100	0000 0000 0100
5	5	0000 0101	0000 0000 0101
6	6	0000 0110	0000 0000 0110
7	7	0000 0111	0000 0000 0111
8	8	0000 1000	0000 0000 1000
9	9	0000 1001	0000 0000 1001
10	A	0000 1010	0000 0001 0000
11	B	0000 1011	0000 0001 0001
12	C	0000 1100	0000 0001 0010
13	D	0000 1101	0000 0001 0011
14	E	0000 1110	0000 0001 0100
15	F	0000 1111	0000 0001 0101
16	10	0001 0000	0000 0001 0110
32	20	0010 0000	0000 0011 0010
64	40	0100 0000	0000 0110 0100
128	80	1000 0000	0001 0010 1000
255	FF	1111 1111	0010 0101 0101

D. Kode ASCII

ASCII adalah singkatan dari American Standard Code for Information Interchange. Kode ini dipakai produsen pada industri agar unit I/O hardware komputer yang diproduksi mempunyai standar kode sehingga tidak terjadi perbedaan interpretasi. Misalnya keyboard, printer, peraga video, dapat terstandarisasi tentang kode masukan-output.

Kode ASCII terdiri dari 7 bit kode yang formatnya disusun sebagai berikut :

$X_6 X_5 X_4 X_3 X_2 X_1 X_0$. Masing-masing X adalah bilangan biner (0 atau 1).

Sebagai contoh kode alphanumeric (huruf A) dikodekan sebagai : 100001 yang kadang-kadang spasi disisipkan untuk lebih mudah membacanya sbb :

100 0001. Berikut ini pada Tabel 3 diberikan kode ASCII yang dapat dibaca mulai dari $X_6 X_5 X_4$ kemudian $X_3 X_2 X_1 X_0$. Sebagai contoh untuk huruf A, $X_6 X_5 X_4 = 100$ dan $X_3 X_2 X_1 X_0 = 0001 \rightarrow A = 1000001$

Tabel 3 . Kode ASCII

$X_3 X_2 X_1 X_0$	$X_6 X_5 X_4$					
	010	011	100	101	110	111
0000	space	0	@	P		p
0001	!	1	A	Q	a	q
0010	“	2	B	R	b	r
0011	#	3	C	S	c	s
0100	\$	4	D	T	d	t
0101	%	5	E	U	e	u
0110	&	6	F	V	f	v
0111	`	7	G	W	g	w
1000	(8	H	X	h	x
1001)	9	I	Y	i	y
1010	*	:	J	Z	j	z
1011	+	;	K		k	
1100	,	<	L		l	
1101	-	=	M		m	
1110	.	>	N		n	
1111	/	?	O		o	

Pada komputer PC digunakan karakter ASCII yang sudah diperluas sebanyak 256 karakter sedang ASCII yang sebenarnya adalah 126

Soal Latihan.

1. Tentukan bilangan ekivalen oktal dari $(73.75)_{10}$
2. Tentukan bilangan ekivalen heksa dari $(85.25)_{10}$
3. Untuk bilangan berikut:

- a. Tentukan bilangan ekuivalen biner dari $(374.26)_8$
- b. Tentukan bilangan ekuivalen oktal dari $(1110100.0100111)_2$
4. Untuk bilangan berikut:
 - a. Tentukan bilangan ekuivalen biner dari $(17E.F6)_{16}$
 - b. Tentukan bilangan ekuivalen heksa dari $(1011001110.011011101)_2$
5. Untuk bilangan berikut:
 - a. Tentukan bilangan ekuivalen biner dari $(374.26)_8$
 - b. Tentukan bilangan ekuivalen oktal dari $(1110100.0100111)_2$
6. Tunjukkanlah bahwa bilangan berikut adalah ekuivalen:
 - a. $(13A7)_{16} = (5031)_{10}$
 - b. $(3F2)_{16} = (1111110010)_2$
7. Tuliskan tiga bilangan heksa berikutnya dari urutan bilangan berikut ini:
 - a. 4A5, 4A6, 4A7, 4A8,dst
 - b. B998, B999, dst
8. Tentukan paritas kode ASCII berikut ini:
 - a. 01001111
 - b. 11010011
 - c. 01000010
9. Konversikan bilangan desimal 14 dan 22 kedalam sistem kode BCD.
10. Buktikan bilangan BCD $(0010n1001.0111\ 0101)_{BCD}$ adalah sama dengan bilangan biner $(11101.11)_2$.

Kompetensi Dasar II

1. Mahasiswa dapat memahami keluaran digital dari gerbang-gerbang logikaa untuk setiap pemberian masukan digital
2. Mahasiswa memahami Persamaan Boole yang digambarkan dengan gerbang logikaa.
3. Mahasiswa memahami penggunaan Aljabar Boole untuk penyederhanaan jumlah pemakaian gerbang Logikaa

Tujuan Pembelajaran II

Mahasiawa diharapkan dapat:

1. Mengetahui tabel kebenaran gerbang logikaa untuk setiap kemungkinan dari kombinasi masukan.
2. Menggambarkan rangkaian logikaa menggunakan persamaan dan gerbang logikaa.
3. Menggambarkan rangkaian logikaa hasil penyederhanaan persamaan menggunakan aljabar Boole .
4. Menggunakan teorema de Morgan untuk menederhanakan rangkaian digital

Garis Besar Materi II

Gerbang logikaa adalah rangkaian elekltronik yang digunakan untuk mengimplementasikan ekspresi logika yaitu ekspresi Boole. Gerbang logikaa adalah blok dasar yang disusun membentuk suatu blok kombinasional yang dapat digunakan untuk berbagai keperluan. Gerbang logikaa dasar ada tiga yaitu AND, OR dan NOT. Gerbang logikaa lainnya yang dihasilkan dari blok dasar adalag gerbang NAND, NOR, Exclusive OR dan Exclusive NOR. Materi pada bagian ini akan ditekankan pada penggunaan Tabel Kebenaran dan Ekspresi Boole untuk menyederhanakan rangkaian logikaa untuk fungsi tertentu. Pada materi selanjutnya akan dibicarakan jenis jenis rangkaian logikaa dan kumpulannya untuk berbagai fungsi.

BAB II

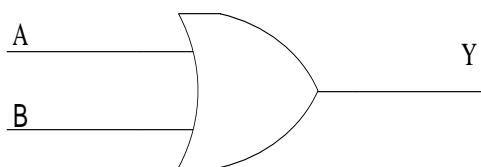
GERBANG LOGIKA DASAR DAN ALJABAR BOOLE

Aljabar Boole dirumuskan berdasarkan dua keadaan (kondisi 1 dan kondisi 0) yang disebut juga dengan bilangan Biner dan dipakai untuk menyelesaikan problem logika (1 = benar; 0= salah) dalam suatu proses aritmatik digital dan (1 = ON; 0= OFF) dalam proses pada rangkaian logikaa. Fungsi gerbang logikaa dasar ditunjukkan pada suatu Tabel Kebenaran yang menggambarkan hubungan keluaran dengan masukan untuk masing-masing gerbang logikaa dasar, seperti: gerbang AND, OR, NOT dan Exclusive OR. Tabel kebenaran ini selanjutnya dirumuskan pada Aljabar Boole yang dipakai untuk menyelesaikan persoalan pada rangkaian logikaa. Berikut ini akan digambarkan gerbang logikaa dasar berikut simbol, tabel kebenaran dan persamaan Boole.

A. Gerbang Logikaa Dasar OR, AND dan NOT.

1. Gerbang OR

Cerbang OR untuk dua masukan A dan B dengan keluaran Y ditunjukkan dengan simbol pada Gambar 1 berikut dan tanda operasi Boolean untuk gerbang OR adalah tanda + . Persamaan Boole yang diperoleh dari gerbang OR adalah $Y = A + B$ dengan Tabel Kebenaran pada Tabel 4.



Gambar 1. Simbol Gerbang OR

Tabel 4. Tabel Kebenaran Gerbang OR

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

Identitas Boole untuk gerbang OR adalah:

$$A + B + C = (A + B) + C = A + (B + C)$$

$$A + B = B + A$$

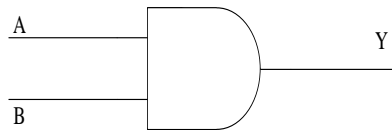
$$A + A = A$$

$$A + 1 = 1 \quad \dots$$

$$A + 0 = A$$

2. Gerbang AND

Cerbang AND untuk dua masukan A dan B dengan keluaran Y ditunjukkan dengan simbol pada Gambar 2 berikut dengan tanda operasi Boolean untuk gerbang OR adalah tanda \bullet . Persamaan Boole yang diperoleh dari gerbang AND adalah $Y=A\bullet B$ dengan Tabel Kebenaran pada Tabel 5.



Gambar 2. Simbol Gerbang AND

Tabel 5. Tabel Kebenaran Gerbang AND

A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

Identitas Boolean untuk gerbang AND adalah:

$$ABC = (AB)C = A(BC)$$

$$AB = BA$$

$$AA = A$$

$$A1 = A$$

$$A0 = 0$$

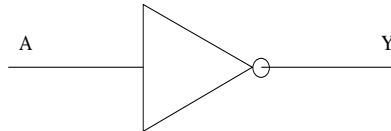
$$A(B+C) = AB + AC$$

$$A + AB = A$$

$$A + BC = (A + B)(A + C)$$

3. Gerbang NOT

Cerbang NOT untuk satu masukan A dengan keluaran Y ditunjukkan dengan simbol pada Gambar 3 berikut dengan tanda operasi Boolean untuk gerbang NOT adalah tanada $\bar{}$. Persamaan Boole yang diperoleh dari gerbang not adalah $Y = \bar{A}$ dengan Tabel Kebenaran pada Tabel 6.



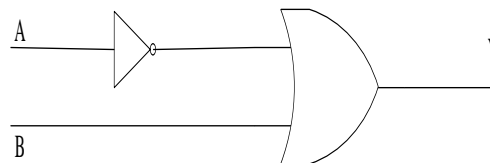
Gambar 3. Simbol Gerbang NOT

Tabel 6. Tabel Kebenaran Gerbang NOT

A	y
0	1
1	0

Contoh :

1.a. Tentukan persamaan Boole dari rangkaian logika Gambar 4 berikut ini



Gambar 4. Rangkaian 2 masukan dan 2 gerbang logikaa

Jawab :

Persamaan Boole adalah: $Y = \bar{A} + B$.

b. Tentukan keluaran jika kedua masukan high (=1)

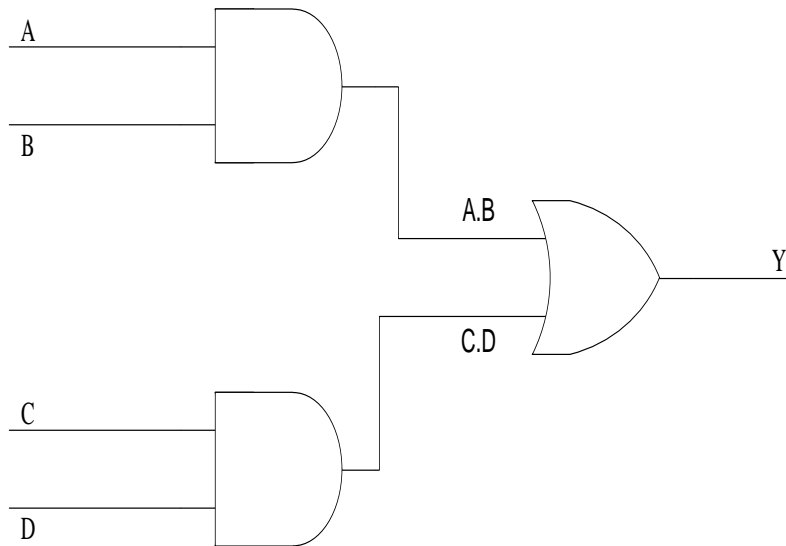
Jawab :

Keluaran adalah: $Y = \bar{A} + B = \bar{1} + 1 = 0 + 1 = 1$

2. Tentukan : a. Tabel kebenaran

b. Persamaan Boole

c. Word masukan yang dikenal untuk gambar rangkaian Gambar 5 berikut ini



Gambar 5. Rangkaian 4 masukan dan 3 gerbang logikaa

Jawab

a. Persamaan Boolean gate AND bagian atas menghasilkan logika AB dan gate AND

bawah logika CD, dengan meng-OR-kan kedua hasil tersebut diperoleh :

$$y = AB + CD$$

b. Tabel kebenaran dapat disusun seperti pada Tabel 7 berikut ini

karena ada 4 masukan maka kemungkinan kombinasi masukan yang berbeda adalah 2^4 yaitu 16 kemungkinan kombinasi masukan.kombinasi tersebut adalah mulai dari 0000 (0) ; kemudian 0001 (1);..... Dan terakhir adalah 1111 (15).

Tabel 7. Tabel Kebenaran Rangkaian Logika Gambar 5

A	B	C	D	y
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	1
0	1	0	0	0

0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

c. Word masukan yang dikenal adalah yang bersesuaian dengan bagaimana kondisi ke-4 masukan saat keluaran sama dengan 1. Jadi ada 7 kondisi keluaran 1, berarti word yang adalah word dari ke-7 keluaran yang kondisi 1 tersebut yaitu

0011 0111 1011 1100 1101 1110 1111

B. Ringkasan Identitas Boole Dasar

Pada bagian ini akan diberikan Hukum dasar Aljabar Boole yang dapat digunakan untuk menyederhanakan persamaan Boole yang meliputi operasi OR, AND, NOT dan Exclusive OR. Hukum dasar untuk rangkaian logika dasar tersebut dan Identitas Boole, diberikan sebagai berikut ini:

1. Hukum – hukum dasar

OR

$$A+0 = A$$

$$A+1 = 1$$

$$A+A = A$$

$$A+\bar{A} = 1$$

$$\overline{\overline{A}} = A$$

AND

$$A0 = 0$$

$$A1 = 1$$

$$AA = A$$

$$A\bar{A} = 0$$

NOT

$$A + \bar{A} = 1$$

$$A\bar{A} = 0$$

$$\overline{\overline{A}} = A$$

2. Hukum-hukum Asosiasi

$$(A + B) + C = A + (B + C)$$

$$(AB) C = A (BC)$$

3. Hukum-hukum Komutatif

$$A + B = B + A$$

$$AB = BA$$

4. Hukum Distribusi

$$A(B + C) = AB + AC$$

$$(A + BC) = (A + B)(A + C)$$

5. Hukum-hukum De Morgan

$$\overline{AB \dots} = \overline{A} + \overline{B} + \dots$$

$$\overline{A + B + \dots} = \overline{A} \overline{B} \dots$$

6. Identitas Tambahan

$$A + AB = A$$

$$A + \overline{A}B = A + B$$

$$A(A + B) = A$$

$$A(\overline{A} + B) = AB$$

$$A = A + \overline{A}\overline{B} = A + \overline{B}$$

$$\overline{A} + AB = \overline{A} + B$$

$$\overline{A} + \overline{A}\overline{B} = \overline{A} + \overline{B}$$

Contoh

Buktikan persamaan Exclusive OR $Y = A\overline{B} + B\overline{A}$ sama dengan $Y = (A + B)(\overline{A} + \overline{B})$

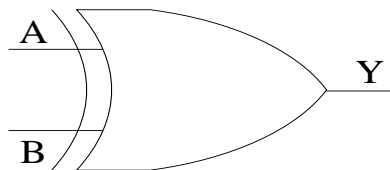
Jawab

$$\begin{aligned}(A + B)(\overline{A} + \overline{B}) &= A\overline{A} + B\overline{A} + A\overline{B} + B\overline{B} \\ &= 0 + B\overline{A} + A\overline{B} + 0 \\ &= B\overline{A} + A\overline{B}\end{aligned}$$

C. Rangkaian Exclusive OR.

1. Exclusive OR 2 masukan.

Rangkaian Exclusive OR untuk dua masukan A dan B dengan keluaran Y ditunjukkan dengan simbol pada Gambar 6 berikut dengan tanda operasi Boolean untuk gerbang Exclusive OR adalah \oplus . Persamaan Boole yang diperoleh dari gerbang Exclusive OR adalah $Y = A \oplus B$ dan Tabel Kebenaran ditunjukkan pada Tabel 8.



Gambar 6, Simbol Rangkaian Exclusive OR

Tabel 8. Tabel Kebenaran Exclusive OR

A	B	y
0	0	0
0	1	1
1	0	1
1	1	0

Berikut ini akan diberikan hasil operasi Exclusive OR pada 2 masukan A dan B yang telah menghasilkan nilai 0 dan 1 pada keluaran Tabel Kebenaran Tabel 7 yang prosesnya adalah melalui pertambahan XOR berikut ini:

Pertambahan XOR adalah:

$$0 \oplus 0 = 0$$

$$0 \oplus 1 = 1$$

$$1 \oplus 0 = 1$$

$$1 \oplus 1 = 0$$

Exclusive OR dapat dihasilkan juga oleh persamaan persamaan berikut ini:

$$Y = (A + B)(\overline{AB})$$

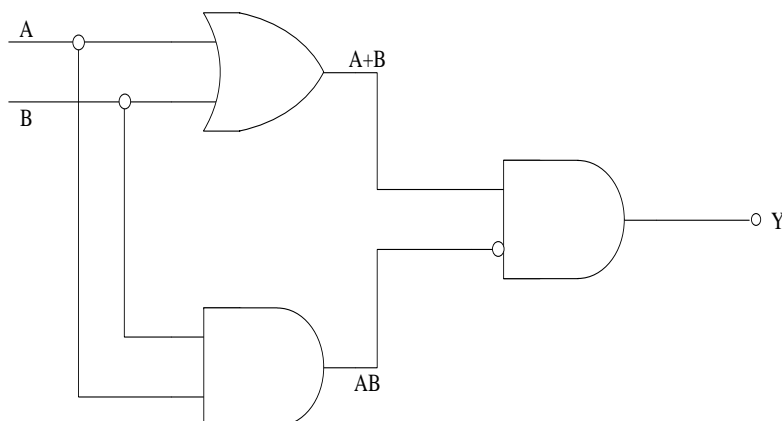
$$Y = \overline{A}B + BA$$

$$Y = AB + \overline{A}\overline{B}$$

$$Y = (A + B)(\overline{A + B})$$

yang dapat diimplementasikan dalam rangkaian logika seperti terlihat berikut ini

a). Implementasi Persamaan $Y = (A + B)(\overline{AB})$ ditunjukkan pada Gambar 7 berikut ini:

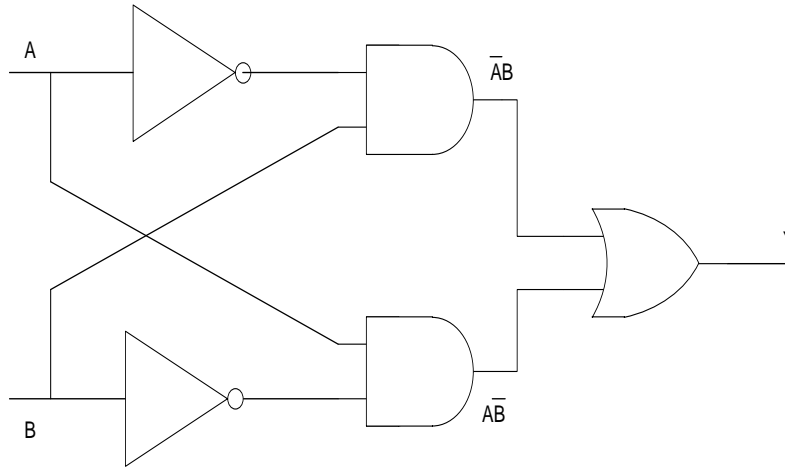


Gambar 7. Rangkaian Logika Persamaan $Y = (A + B)(\overline{AB})$

Untuk jelasnya persamaan diatas dapat diuraikan dengan pernyataan yaitu:

Pernyataan 1 : Kalau $A = 1$ atau $B = 1$ tetapi tidak bersamaan maka $Y = 1$

b). Implementasi Persamaan $Y = \overline{A}B + \overline{B}A$ ditunjukkan pada rangkaian logika seperti pada gambar 8 berikut ini

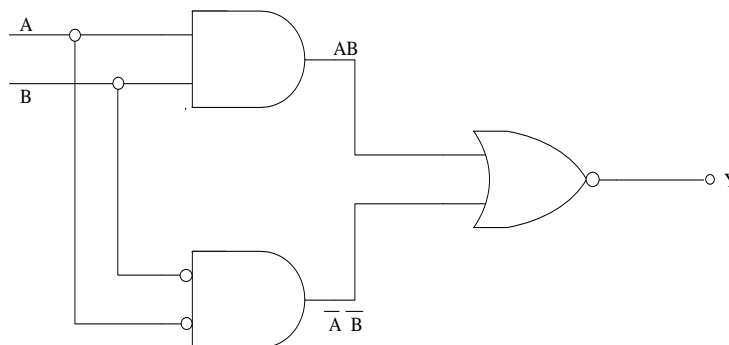


Gambar 8. Rangkaian logika Persamaan $y = AB + BA$

Untuk jelasnya persamaan diatas diatas dapat diuraikan dengan pernyataan yaitu:

Pernyataan 2 : Kalau $A = 1$ dan $B = 0$ atau kalau $B = 1$ dan $A = 0$ maka $Y = 1$

c). Implementasi Persamaan $Y = AB + \overline{A}\overline{B}$ ditunjukkan pada rangkaian logika yang da dalam rangkaian logika seperti pada gambar 9 berikut ini



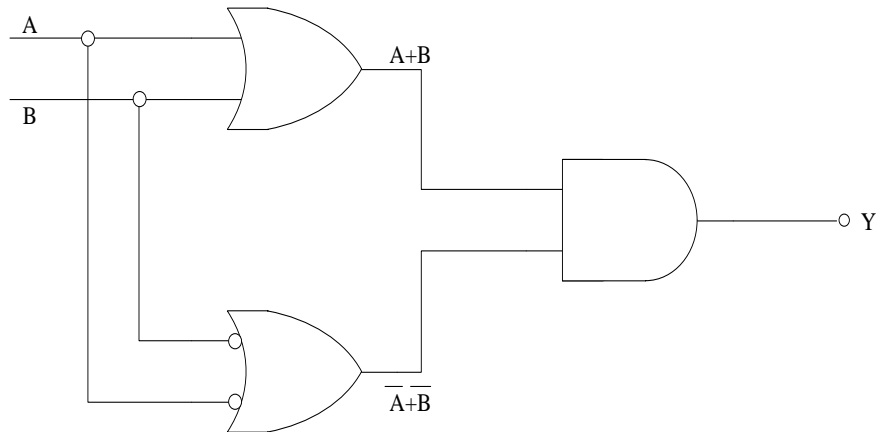
Gambar 9. Rangkaian logika Persamaan $Y = AB + \overline{A}\overline{B}$

Untuk jelasnya persamaan diatas diatas dapat diuraikan dengan pernyataan yaitu:

Pernyataan 3 : $Y = 1$ hanya kalau $A \neq B$

(digunakan untuk mengecek ketidaksamaan dari 2 bit. Kalau bit A tidak identik dengan bit B maka akan diperoleh keluaran = 1)

d). Implementasi Persamaan $Y = (A + B)(\bar{A} + \bar{B})$ ditunjukkan pada rangkaian logika seperti pada Gambar 10 berikut ini



Gambar 10. Rangkaian logika Persamaan $Y = (A + B)(A + B)$

Suatu Exclusive OR dua masukan berlaku sebagai inverter terkendali atau inverter dengan suatu masukan strobe (S)

Mis : Dua masukan A dan B \rightarrow A = masukan

B = strobe

Dari tabel kebenaran Tabel 8 dapat dilihat : $Y = A$ kalau $S = 1$

$Y = \bar{A}$ kalau $S = 0$

Exclusive OR digunakan dalam bagian aritmatika dari suatu komputer. Penggunaan lainnya : komparator tak seimbang, rangkaian penyesuaian (matching) atau detektor.

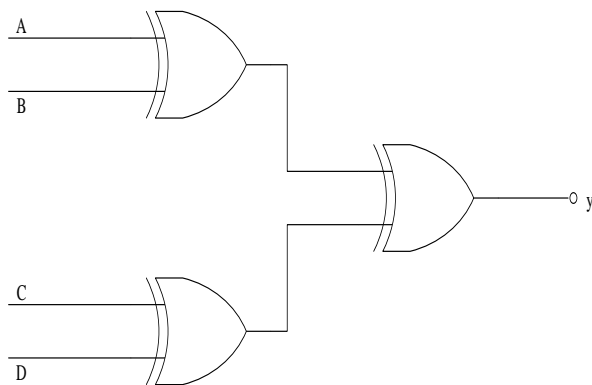
$Y = 1$ hanya kalau $A \neq B \rightarrow$ mengecek ketidaksamaan dari 2 bit.

2. Exclusive OR 4 masukan'

Persamaan rangkaian Exclusive OR 4 masukan diberikan sebagai:

$$Y = (A \oplus B) \oplus (C \oplus D)$$

yang diimplementasikan pada Gambar 11 dengan Tabel Kebenaran pada Tabel 9 berikut ini:



Gambar 11. Rangkaian Logika Exclusive OR 4 masukan

Tabel 9. Tabel Kebenaran Exclusive OR 4 masukan

A	B	C	D	y	Keterangan
0	0	0	0	0	Genap*
0	0	0	1	1	Ganjil
0	0	1	0	1	Ganjil
0	0	1	1	0	Genap
0	1	0	0	1	Ganjil
0	1	0	1	0	Genap
0	1	1	0	0	Genap
0	1	1	1	1	Ganjil
1	0	0	0	1	Ganjil
1	0	0	1	0	Genap
1	0	1	0	0	Genap
1	0	1	1	1	Ganjil
1	1	0	0	0	Genap
1	1	0	1	1	Ganjil
1	1	1	0	1	Ganjil
1	1	1	1	0	Genap

* jumlah biner 1 genap

Rangkaian XOR mengenal words yang mempunyai jumlah angka 1 nya ganjil (bit paritas ganjil). Rangkaian tidak mengenal (meniadakan) words yang jumlah angka 1 nya genap.

D. Exclusive OR dan Paritas (Parity)

Paritas genap = word yang mempunyai jumlah angka 1 yang genap

Misal : 110011 → mempunyai 4 angka 1

Paritas ganjil = word dengan jumlah angka 1 yang ganjil

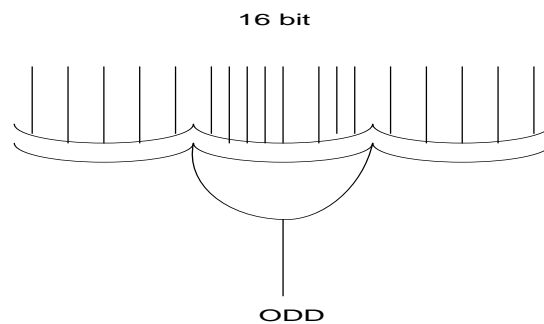
Misal : 110001 → mempunyai 3 angka 1

Gate XOR digunakan untuk menguji paritas dari word yaitu gate XOR dapat mengenal word yang jumlah angka 1 ganjil. Jadi bila word paritas genap akan dihasilkan keluaran yang LOW, dan bila word paritas ganjil maka akan dihasilkan keluaran HIGH.

Pemakaian Rangkaian Exclusive OR untuk uji paritas apakah ganji atau genap dilakukan melalui Uji Paritas Ganjil seperti berikut ini:

1. Uji Paritas Ganjil (Odd Parity Tester)

Uji paritas ganjil yang dibangun dari rangkaian logikaa Exclusive OR ditunjukkan pada Gasmbar 12 berikut ini:



Gambar 12. Uji Paritas Ganjil

Terlihat pada Gambar 12, jika masukan word :

a. 1010 1100 1000 1100

b. 1010 1100 1000 1101

bagaimana keluaran ODD?

Jawab :

a. 1010 1100 1000 1100 → mempunyai 7 angka 1 = jumlah ganjil

jadi signal keluaran ODD = 1 (menunjukkan word = paritas ganjil)

b. 1010 1100 1000 1101 → mempunyai 8 angka 1 = jumlah genap

jadi keluaran ODD = 0

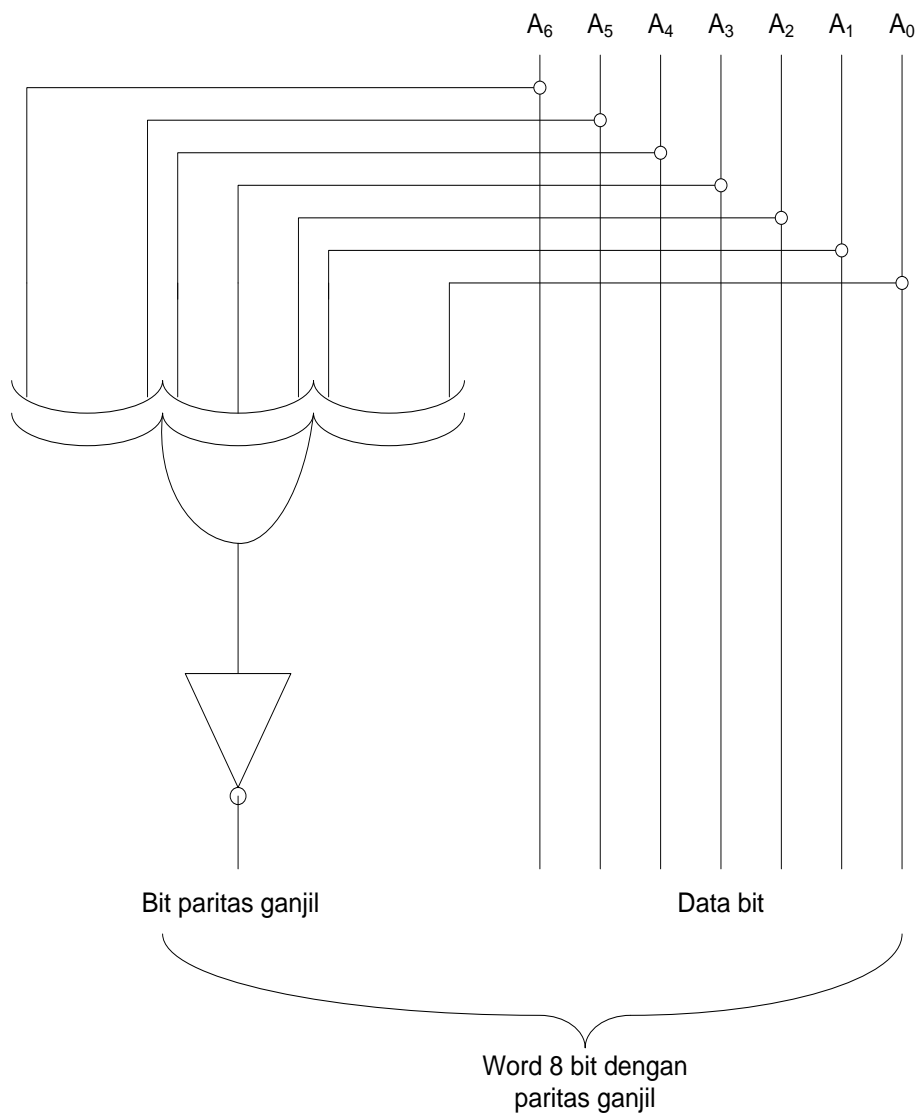
Jadi untuk odd tester parity :

Word paritas ganjil → menghasilkan keluaran high

Word paritas genap → menghasilkan keluaran low

2. Generator word paritas ganji

Rangkaian Exclusive OR disamping digunakan untuk uji paritas word, pada sisi lain digunakan juga untuk menghasilkan word 8 bit dengan paritas ganjil (generator word paritas ganjil). Misal Pada Gambar 13 , register 7 bit menyimpan karakter A dalam kode ASCII. Hendak ditentukan keluaran word 8 bit oleh generator ganjil untuk karakter A yang prosesnya adalah seperti berikut ini:



Gambar 13. Generator Word Paritas Ganjil

Kode ASCII untuk huruf A adalah 1000001 (lihat tabel 3) yaitu word tersebut adalah paritas genap, sehingga gate XOR akan menghasilkan keluaran 0. Karena adanya inverter maka keluaran keseluruhan menjadi word 8 bit yaitu :11000001 → yaitu word dengan paritas ganjil.

Jadi rangkaian di atas disebut generator paritas ganjil karena menghasilkan word keluaran 8 bit dengan paritas ganjil.

Jika word pada register = paritas genap, keluaran XOR = 0 dan keluaran bit paritas ganjil = 1

Jika word pada register = paritas ganjil, keluaran XOR = 1 dan keluaran bit paritas ganjil = 0

Dengan tidak mempersoalkan isi register; secara keseluruhan, rangkaian bit paritas ganjil dan bit-bit isi register akan membentuk word baru 8 bit dengan paritas ganjil.

3. Aplikasi

Kesalahan 1 bit sering terjadi pada proses transmisi data.

Misal : A = 1000001 dan setelah melalui transmisi (akibat, transien, noise, dll) salah satu bit berubah, yaitu bit x_i dan data yang dikirim menjadi 1000011 (C)

Salah satu solusi adalah mengirimkan sebuah bit paritas ganjil bersamaan dengan data word dan yang dapat ditest oleh gate XOR sewaktu penerimaan untuk setiap word untuk mengecek paritas ganjil.

Jadi untuk rangkaian seperti di atas, huruf A akan dikirimkan seperti : 11000001 → bit paritas ganjil 1 telah ditambahkan pada word karakter A

Gate XOR akan mentest word tersebut ketika diterima. Jika tidak ada kesalahan maka rangkaian XOR akan mengenal word tersebut. Jika terjadi kesalahan 1 bit maka gate XOR tidak memperdulikan word yang dikirim dan data akan ditolak.

Soal Latihan

1. Gambarkan rangkaian logika untuk persamaan Boolean $Y = A + B + C$
2. Gambarkan rangkaian logika untuk persamaan Boolean $Y = [D + ((A + B)C) E]$
3. Menggunakan aljabar Boole, sederhanakan persamaan Boolean $Y = ABC + ABC + BCD$
4. Menggunakan aljabar Boole sederhanakan persamaan Boolean berikut ini:
 - a. $Y = ABD + ABD$
 - b. $Y = (A + B)(A + B)$
5. Sederhanakan Ekspresi Boolean $Y = A + B + C$ menggunakan Teorema De Morgan s.
6. Ekspresi Boolean $Y = AB + C$ terdiri dari fungsi operasi AND, NOT dan OR. Menggunakan aljabar Boole, sederhanakan ekspresi Boolean tersebut sehingga hanya menggunakan dua gerbang NAND saja.
7. Ekspresi Boolean $Y = AB + C$ terdiri dari fungsi operasi AND, NOT dan OR. Menggunakan aljabar Boole, sederhanakan ekspresi Boolean tersebut sehingga hanya menggunakan dua gerbang NOR saja.
8. Menggunakan aljabar Boole, sederhanakanlah persamaan Boolean $Y = AB (C + D)$ sehingga hanya menggunakan gate NOR dan NAND.
9. Sederhanakan Ekspresi Boolean $Y = (A + C) (B + D)$ menjadi ekspresi Boolean dengan hanya variabel tunggal saja yang diinversikan.
10. Sederhanakan persamaan Boolean $Y = (A + B) (A + B)$ menjadi persamaan Boolean yang gerbang logikanya hanya terdiri dari gerbang AND, OR dan NOT saja.

Kompetensi Dasar III

Mahasiswa dapat menjelaskan cara mendapatkan ekspresi Boole dalam bentuk “sum of product” dari dalam bentuk “product of sum” dari tabel kebenaran dan untuk selanjutnya menyederhanakan ekspresi Boole tersebut menggunakan Aljabar Boole dan Peta Karnaugh.

Tujuan Pembelajaran III

Mahasiswa diharapkan dapat:

1. Mengetahui cara mendapatkan ekspresi Boole dari tabel kebenaran.
2. Mengetahui Teknik untuk memperoleh “sum of product” dan “product of sum” dari tabel kebenaran.
3. Membuat tabel kebenaran dari suatu sistem rancangan/desain.
4. Menggunakan aljabar Boole untuk menyederhanakan ekspresi Boole.
5. Menggunakan Peta Karnaugh untuk menyederhanakan ekspresi Boole

GARIS BESAR MATERI III

Ekspresi Boole digunakan untuk menghubungkan beberapa masukan untuk menghasilkan keluaran yang disajikan pada tabel kebenaran. Ekspresi Boole “sum of product” adalah metode mendapatkan rangkaian logika berdasarkan keluaran kondisi 1 yang diperoleh pada tabel kebenaran. Masing masing masukan yang menghasilkan keluaran kondisi 1 tersebut di AND kan dan kemudian sesama keluaran yang kondisi 1 tersebut akan di OR kan. Perolehan Ekspresi sum of product tersebut kemudian disederhanakan dengan menggunakan Aljabar Boole (identitas Boole) atau Peta Karnaugh. . Pada sisi lain Ekspresi Boole “product of sum” adalah metode mendapatkan rangkaian logika berdasarkan keluaran kondisi 1 yang diperoleh pada tabel kebenaran yang telah dikomplemenkan. Pada ekspresi Boole “product of sum” ini masing masing masukan yang menghasilkan keluaran kondisi 1 tersebut akan di OR kan dan kemudian sesama keluaran yang kondisi 1 tersebut akan di AND kan. Untuk melakukan penyederhanaan, sama seperti yang dilakukan pada ekspresi Boole “sum of product”, penyederhanaan dilakukan menggunakan Aljabar Boole dan Peta Karnaugh.